

Digital Direct Synthesizer IC zur Erzeugung von In Phase-(I) und Quadratur-(Q) Signalen bis 150 MHz

Grenzwerte

Parameter	Kurzzeichen	min.	max.	Einheit
Speisespannung	+V _S		4	V
Speisestrom (ASQ)	I _S		1210	mA
Speisestrom (AST)	I _S		865	mA
Verlustleistung (ASQ)	P _{tot}		4,1	W
Verlustleistung (AST)	P _{tot}		1,7	W
Eingangsspannung (dig.)	V _{in}	-0,7	+V _S	V
Speisestrom (AST)	I _S		865	mA
Digitaler Ausgangsstrom	I _{out}		5	mA
Arbeitstemperaturbereich	∂ _A	-40	85	°C
Anschlußtemperatur (Löten 10 s)	∂ _L		300	°C
Maximale Taktfrequenz (ASQ)	f _{max}		300	MHz
Maximale Taktfrequenz (AST)	f _{max}		200	MHz

Kennwerte (V_S = 3,3 V, ∂_A = 25 °C, R_{SET} = 3,9 kΩ, ext. REFCLK = 30 MHz (ASQ), 20 MHz (AST), Referenztakt-Multiplizierer aktiviert [10 x])

Referenztakt-Eingangscharakteristik

Parameter	Kurzzeichen	min.	typ.	max.	Einheit
Int. Systemtaktfrequenzbereich	REFCLK	5		300/200	MHz
Ext. Systemtaktfrequenzbereich	REFCLK	5		75/50	MHz
Desgl. ohne REFCLK-Multipliz.		5		300/200	MHz
Eingangsimpedanz	Z _{in}		100		kΩ
Schwellspannung (single-ended mode)	V _{IH} V _{IL}	2,3		1	V

Statische DAC-Ausgangscharakteristik

Parameter	Kurzzeichen	min.	typ.	max.	Einheit
Output Update Speed				300/200	MSPS
Auflösung			12		Bit
I und Q Vollaussteuerung	I _{fs}	5	10	20	mA
I und Q Amplitudenfehler		-0,5	+0,15	+0,5	dB
Ausgangsimpedanz	Z _{out}		100		kΩ

Dynamische DAC-Ausgangscharakteristik

Parameter	Kurzzeichen	min.	typ.	max.	Einheit
I und Q Quadratur Phasenfehler			0,2	1	Grad
Nebenwellenfreier Dynamikbereich	SFDR				
Breitband (A _{out} 1 – 20 MHz)			>48		dBc
Schmalband			>80		dBc
Residentes Phasenrauschen					
Offset 1 kHz (A _{out} = 5 MHz)			140		dBc/Hz
Offset 10 kHz			138		dBc/Hz
Offset 100 kHz			142		dBc/Hz

Anschlußbelegung

Pin	Belegung	Pin	Belegung	Pin	Belegung
1...8	D7...D0	21	WRB/SCLK	48 ⁽¹⁾ , 49 ⁽²⁾	⁽¹⁾ I _{OUT1} ⁽²⁾ I _{OUT1B}
9, 10, 23...25, 73, 74, 79, 80	DVDD	22	RDB/CSB	51 ⁽¹⁾ , 52 ⁽²⁾	⁽¹⁾ I _{OUT2B} ⁽²⁾ I _{OUT2}
11, 12, 26...28, 72, 75...78	DGND	31, 32, 37, 38, 44, 50,	55 ⁽¹⁾ , 56 ⁽²⁾		
13, 35, 57, 58, 63	n.c.	54, 60, 65	AVDD	61	PLL-Filter
14...16	A5...A3	33, 34, 39...41, 45...47,		64	Diff CLK Enable
17	A2/IO Reset	53, 59, 62, 66, 67	AGND	68, 69 ⁽¹⁾	RefClk, ⁽¹⁾ RefClkB
18	A1/SDO	36	V _{OUT}	70	S/P Select
19, 20 ⁽¹⁾	A0/SDIO ⁽¹⁾ I/O UD	42 ⁽¹⁾ , 43 ⁽²⁾	⁽¹⁾ V _{INP} , ⁽²⁾ V _{INN}	71	Master RESET

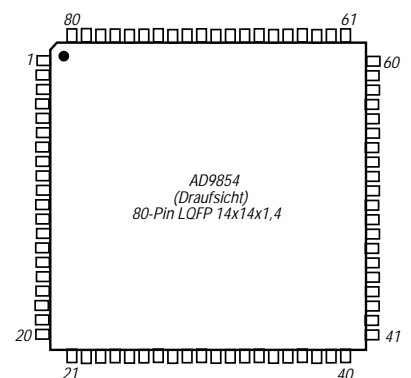
Kurzcharakteristik

- 300 MHz interne Taktrate
- Betriebsarten: CW, FSK, CHIRP, AM
- Zwei integrierte 12-Bit-DACs
- 80 dB SFDR bei 100 MHz A_{out} in 1 MHz Abstand
- 4- bis 20fach Taktmultiplizierer
- Programmierung: (max. Frequenz) 10 MHz seriell, SPI kompatibel, 100 MHz parallel, 8 Bit
- Zwei 48-Bit-Frequenzregister
- 300 MHz SYSCLK ergibt Frequenzauflösung von 1 µHz

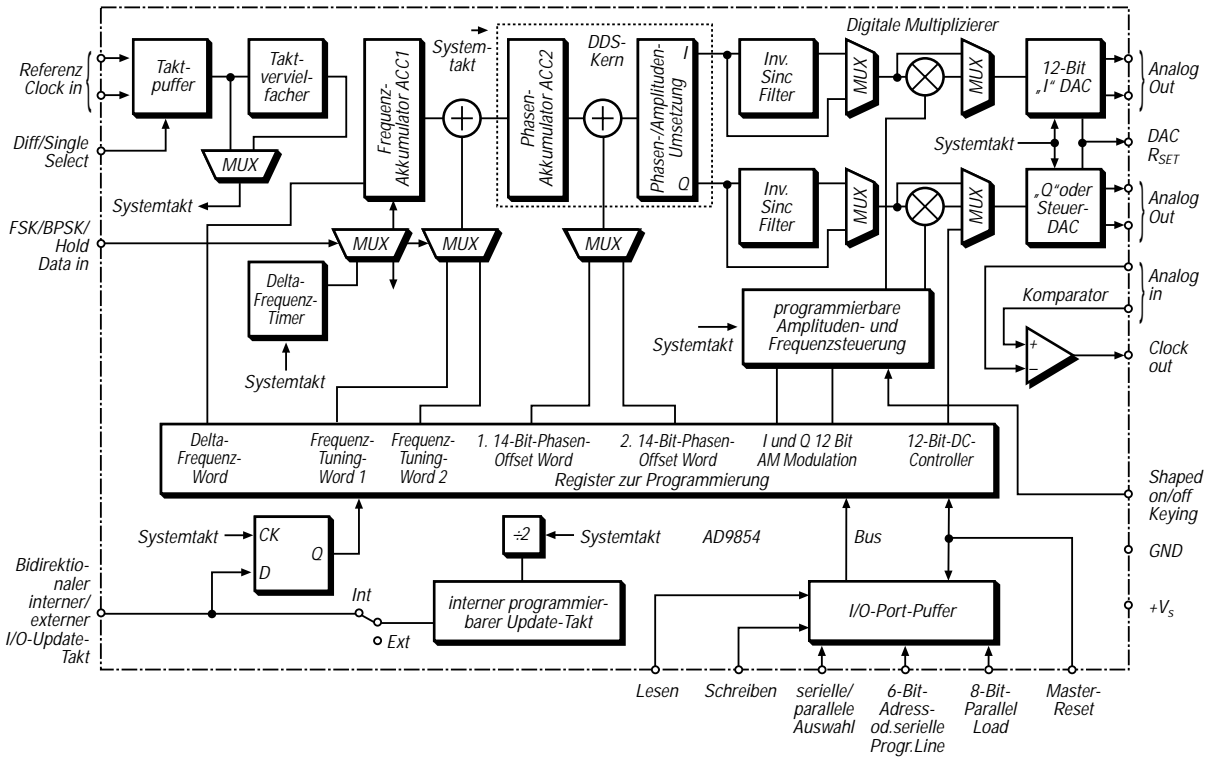
Beschreibung

Der DDS AD9854 ist ein hochintegrierter IC, welcher die simultane Erzeugung von exakt 90°phasenverschobenen sinusförmigen Signalen mit hoher spektraler Reinheit erlaubt. Er ist deswegen besonders für die Erzeugung und Demodulation von SSB Signalen nach der Phasenmethode geeignet. Seine extrem feine Frequenzauflösung gestattet bei Verwendung des integrierten Komparators außerdem die Erzeugung frequenzagiler Taktsignale. Als Referenzoszillator in PLL Systemen angewendet, dient er dazu, um Feineinstellbarkeit bei nahezu beliebigen Ausgangsfrequenzen zu erreichen.

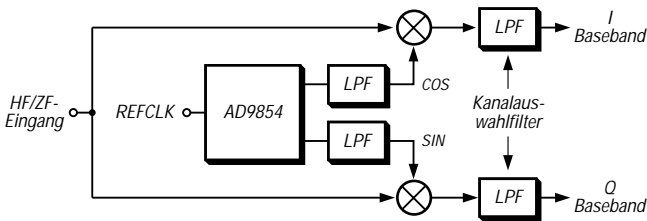
Pin-Layout



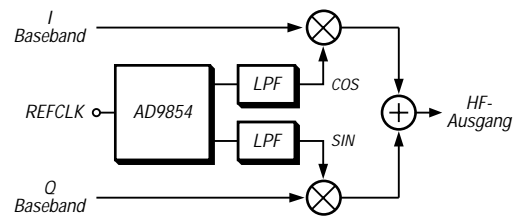
Blockschaltbild



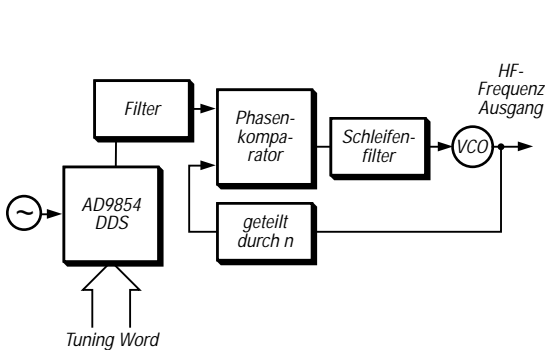
Typische Applikationen



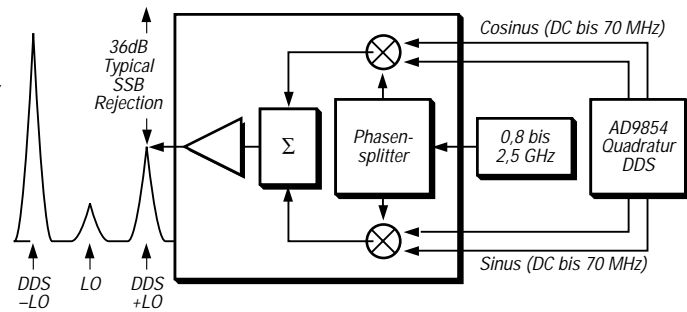
Quadratur-Abwärtswandlung



Quadratur-Aufwärtswandlung



Schneller HF-Synthesizer



Einseitenband-Aufwärtswandlung